

Bydgoszcz, 29.09.2015

dr inż. Tomasz Talaśka  
Uniwersytet Technologiczno-Przyrodniczy,  
Wydział Telekomunikacji Informatyki i Elektrotechniki,  
Bydgoszcz  
e-mail: talaska@utp.edu.pl

### Oświadczenie

Oświadczam, że w niżej wymienionych publikacjach objętych rozprawą habilitacyjną dr inż. Rafała Długosza swój udział oceniam następująco:

L.p.	Tytuł artykułu	Udział
1	R. Długosz, T. Talaśka, W. Pedrycz, R. Wojtyna "Realization of the Conscience Mechanism in CMOS Implementation of Winner-Takes-All Self-Organizing Neural Networks", <i>IEEE Transactions on Neural Networks</i> , Vol. 21, Iss.6, pp.961-971, June 2010	40 %
2	R. Długosz, T. Talaśka, W. Pedrycz, "Current-Mode Analog Adaptive Mechanism for Ultra-Low Power Neural Networks", <i>IEEE Transactions on Circuits and Systems-II: Express Briefs</i> , Vol. 58, Iss. 1, pp. 31-35, Jan. 2011	40 %
3	R. Długosz, T. Talaśka, "Low Power Current-Mode Binary-Tree Asynchronous Min/Max Circuit", <i>Microelectronics Journal</i> , Elsevier, Vol.41, No.1, pp.64-73, Jan. 2010	40 %
4	R. Długosz, T. Talaśka, "A Power-Efficient, Current-Mode, Binary-Tree Min / Max Circuit for Kohonen Self-Organizing Feature Maps and Nonlinear Filters", <i>Przegląd Elektrotechniczny</i> , ISSN: 0033-2097, R. 86 NR 11a/2010, pp.237-241, Nov. 2010	40 %

Publikacje wymienione powyżej wchodzi w skład wskazanego osiągnięcia naukowo-badawczego wniosku habilitacyjnego przygotowywanego przez dr. inż. Rafała Długosza. W publikacjach tych mój szczegółowy udział był następujący:

1.
  - Prace nad koncepcją mechanizmu sumienia realizowanego w postaci analogowego układu scalonego. Moim głównym wkładem w pracę była koncepcja nowego algorytmu realizującego mechanizm sumienia, będącego rozwiązaniem pośrednim pomiędzy rozwiązaniami zaproponowanymi przez Ahalta oraz deSienna (wzory 10 oraz 11 w artykule). Zaproponowałem też możliwość zastosowania w mechanizmie sumienia licznika analogowego, wraz z jego podstawową wersją (bez układu kompensacji temperaturowej, który był autorstwa dr Rafała Długosza), w której sterowanie prądem ładowania kondensatora odbywało się poprzez zmiany napięcia  $V_{ctr}$  (Rys. 3 (a) w artykule).
  - Współudział w analizie wpływu parametru  $K$  na zachowanie mechanizmu sumienia.
  - Udział w symulacjach przed- i polayoutowych zaprojektowanego układu scalonego.
  - Budowa stanowiska pomiarowego specjalnie zoptymalizowanego do pomiarów układów prądowych bardzo niskiego poboru mocy.
  - Pomiary wykonanego układu scalonego zawierającego całą sieć neuronową. Układ jest złożonym systemem (ponad 3000 tranzystorów w 95 % w blokach analogowych), co spowodowało, że pomiary trwały ponad dwa miesiące. Pomiary obejmowały kilkanaście wykonanych egzemplarzy układu scalonego. Konieczne było użycie układu FPGA jako generatora testowych

- zbiorów uczących sieci. Jednocześnie trzeba było doprowadzać do układu oraz mierzyć ponad 40 sygnałów, co było sporym problemem logistycznym.
- Oracowanie oraz interpretacja uzyskanych wyników pomiarów, a następnie porównanie tych wyników z wynikami wcześniejszych symulacji w środowisku Hspice.
  - Udział w redagowaniu artykułu do czasopisma.
- 2.
- Główny udział w pracach nad koncepcją mechanizmu adaptacyjnego realizowanego w postaci analogowego układu scalonego pracującego w trybie prądowym w jego pierwotnej wersji przedstawionej w mojej rozprawie doktorskiej (bez mechanizmu zmniejszającego upływność z komórek pamięci, który był autorstwa dr Rafała Długosza).
  - Udział w symulacjach przed- i polayoutowych zaprojektowanego układu scalonego.
  - Ponieważ zaprojektowany mechanizm adaptacyjny jest blokiem składowym całej wykonanej sieci neuronowej, dlatego punkty dotyczące budowy stanowiska pomiarowego, pomiarów wykonanego układu scalonego oraz opracowania wyników opisane w punkcie 1 dotyczą również tej publikacji.
  - Udział w redagowaniu artykułu do czasopisma.
- 3.
- Udział w pracach nad koncepcją układu służącego do wykrywania zwycięskiego neuronu realizowanego w postaci analogowego układu scalonego pracującego w trybie prądowym. Mój główny udział polegał na współtworzeniu bloku cyfrowego (Rys. 4 w artykule), którego rolą było sterowanie częścią analogową układu na podstawie sygnałów wyjściowych z komparatorów.
  - Udział w symulacjach przed- i polayoutowych zaprojektowanego układu scalonego.
  - Pomiary wykonanego układu scalonego.
  - Udział w redagowaniu artykułu do czasopisma.
- 4.
- Udział w pracach nad koncepcją opisanego układu wykrywania zwycięzcy. Mój główny udział polegał na realizacji bloku służącego do konwersji sygnału prądowego na opóźnienie czasowe (Rys. 2(e) w artykule). Budowa tego układu jest podobna do budowy licznika analogowego zastosowanego w mechanizmie sumienia, opisanego wyżej.
  - Udział w symulacjach układu w środowisku Hspice.
  - Udział w redagowaniu artykułu do czasopisma.

Tomasz Talaśka